

Application of FPGA for Telemetry System

游春波、陳盛基

E-mail: 9806492@mail.dyu.edu.tw

ABSTRACT

A remote telemetry system consists of a computer and a field programmable gate array (FPGA) platform. This study is to design a FPGA-based architecture of the telemetry communications platform. Far end telemetry remote sensors detect signals and sent them to the computer system via data transmission media. Then, the signals are converted to PCM parallel format by means of multiplex signal processing. Finally, the FPGA platform converts the parallel PCM signals to a bit stream through frame synchronization. In order to reduce the transmission bandwidth and to concentrate power in the baseband signal to improve the transmission efficiency, the bit stream pass through a low-pass filter to form a rounded square wave. Such sine wave-like bit stream modulates the intermediate frequency (IF) and increase frequency to radio frequency (RF), and transmit to near end. In the near end, the re-distorted signal of bit stream caused by the transmission media, have to rebuild the signal to form a normal square wave. The reconstruction work is to be served by the bit synchronizer and the FPGA platform 's frame synchronizer recovers the individual measurement parameters which are measured by remote end. Then, distributors pass the measuring data to the computer for data processing and display applications. Therefore, the system is a combination of front-end of data acquisition hardware and back-end of data processing and display software of the communication platform. Although today's computers have enormous computing ability, but based on the benefit of which to reduce the time of computing process as well as the delay time due to multiplex process of computer tasking. Utilizing the advantages of FPGA 's attributes of concurrent, real-time processing capability of hardware, single task, the majority of processing units were transplanted to the FPGA platform. The FPGA efficiently performs data synchronizations and decoding operations. In addition to, using PCI interface DMA (Direct Memory Access) transfer mode can be done for high-speed IO channels between computer and FPGA.

Keywords : Field Programmable Gate Array ; Remote sensing Detect ; Bit stream ; Base band signal ; Bit synchronization ; Synchronization Frame ; Direct memory access

Table of Contents

封面內頁 簽名頁 授權書.....	iii	中文摘要.....	iv
ABSTRACT.....	v	誌謝.....	vii
目錄.....	viii	圖目錄.....	xii
第一章 緒論.....	1	1.1 研究背景.....	1
1.2 研究動機.....	1	1.3 文獻回顧.....	1
1.4 研究流程.....	3	1.5 論文架構.....	3
第二章 遙測系統基本架構及多工方式.....	5	2.1 前言.....	5
2.2 遙測基本原理.....	5	2.3 遙測系統基本架構概述.....	5
2.3.1 飛行載具資料傳輸系統.....	7	2.3.2 遙測接收系統.....	7
2.4 遙測發送端信號處理方式.....	12	2.4.1 資料之獲取.....	12
2.4.2 信號調節器之功能.....	13	2.4.3 時間分割多工.....	13
2.4.4 調制.....	14	2.5 遙測接收端信號處理方式.....	14
2.5.1 設定及控制.....	16	2.5.2 波碼調變位元流重建.....	16
2.5.3 訊框同步器.....	17	2.6 換向.....	18
2.6.1 訊框同步.....	19	2.6.2 超-換向(Super-Commutation).....	19
2.6.3 次換向(Subcommutation).....	23	2.7 字元的分類.....	29
2.7.1 資料字元 (Data Word).....	29	2.7.2 一般字元 (Common Word).....	30
2.7.3 同步字元.....	30	第三章 FPGA簡介.....	33
3.1 前言.....	33	3.2 FPGA應用原理及基本架構.....	33
3.2.1 應用原理.....	34	3.2.2 FPGA基本架構.....	39
3.3 FPGA設計流程.....	44	3.4 SRAM Base FPGA與Anti-Fuse FPGA.....	45
3.5 DK4發展板功能介紹.....	46	3.5.1 DK4發展板硬體功能.....	46
3.5.2 DK4之監控軟.....	46		

體.....	48	3.6 Virtex-5 LX 發展平台硬體架構.....	48	第四章 VHDL在ISE環境下之操作原
理.....	52	4.1 前言.....	52	4.2 ISE作業環境.....
ISE 9.2i Project Navigator視窗簡介.....	53	4.2.2 在ISE作業環境之操作方式.....	57	4.3 VHDL簡
介.....	60	4.3.1 VHDL名稱的由來.....	61	4.3.2 VHDL標
準.....	61	4.3.3 VHDL硬體描述語言的程式結構.....	62	4.3.4 VHDL保留字或關鍵
字.....	77	第五章 遙測解調系統實驗方法與性能分析.....	79	5.1 前
言.....	79	5.2 相關資訊.....	79	5.2.1 縮寫字意
義.....	80	5.2.2 訊框.....	80	5.3 利用電腦及FPGA平台處理遙測信號之流
程.....	81	5.4 實驗方法.....	82	5.5 實驗架構方塊圖、電性及物性說明.....
5.5.1 系統架構方塊圖.....	84	5.5.2 電性說明.....	85	5.5.3 介面接腳佈
線.....	85	5.6 通信協定.....	86	5.6.1 連線控制層次.....
5.6.2 通信格式.....	87	5.6.3 信號流程.....	91	5.7 實驗步驟及成
果.....	96	5.7.1 位元同步器模擬裝置實驗步驟.....	97	5.7.2 電腦與DK-4系統連線操作步
驟.....	105	5.7.3 遙測解調系統開發環境.....	115	5.7.4 研究成果.....
5.7.4 研究成果.....	116	第六章 結論與未來展望.....	118	參考文獻.....
章 結論與未來展望.....	118	參考文獻.....	119	

REFERENCES

- [1]鄭群星, "FPGA/CPLD數位晶片設計入門", 全華圖書股份有限公司, 2007年2月二版。
- [2]林灶生、劉紹漢, "VHDL晶片設計", 全華圖書股份有限公司, 2007年3月初版。
- [3]胡振華, "VHDL與FPGA設計" 修訂版, 全華圖書股份有限公司, 2008年1月二版。
- [4]唐佩忠, "VHDL與數位邏輯設計", 高立圖書公司, 1999年 [5]何政鴻, "FPGAs和CPLDs設計實務", 全華圖書股份有限公司, 2003年6月。
- [6]林銘波, "數位邏輯設計", 全華圖書股份有限公司, 2005年8月修訂版。
- [7]張仲樑博士, ' ' DK4介面協定文件 ' ', 2008年3月。
- [8]林明權、王瑞祿、蔡國瑞、黃俊岳、陳朝烈, "數位控制系統設計 使用VHDL", 全華圖書股份有限公司, 2004年2月修正版。
- [9]盧明智、盧鵬任, "感測器應用與線路分析", 全華圖書股份有限公司, 2008年5月修訂二版。
- [10]林益鴻、莊朝麟, "VHDL設計與應用", 逢甲大學, 2002年5月。
- [11]廖裕評、陸瑞強, "CPLD數位電路設計", 全華圖書股份有限公司, 2001年6月, 初版一刷。
- [12]吳中浩, "VHDL概論:由模擬到合成", 全華圖書股份有限公司, 2002年8月。
- [13]黃慶璋, "數位邏輯設計", 全華圖書股份有限公司, 2008年7月修訂版。
- [14]吳究, "21世紀的千里眼—遙測科技", 行政院國家科學委員會, 2008年2月。
- [15]陳良健, "遙測衛星, 國土監測的好幫手", 科學發展專題報導, 2003年5月, 365期。
- [16]林孟龍, "地景動態變遷與衛星監測", 行政院國家科學委員會, 2009年7月。
- [17]S-L3 communications Telemetry-West, "Telemetry Tutorial", ML188 Rev.A.
- [18]Xilinx, "Virtex-4 User Guide", UG070(v2.3)August 10,2007 [19]Xilinx, "Virtex-5 LX Prototype Platform User Guide", UG222(v1.0)June 8,2006 [20]Xilinx, "Designing for Performance, Volume1", 為希科技有限公司, fpga23000-9-wkbp-rev1,2007.
- [21]Xilinx, "Designing for Performance Volume 2", 為希科技有限公司, fpga23000-9-wkbp-rev1,2007.
- [22]NALLATECH "FUSE System Software User Guide", NT107-0068V2-Issue 3 ,23-09-2002.
- [23]NALLATECH, "FUSE C/C++ API Developers Guide", NT107-0068-Issue 4 ,19-05-2003.
- [24]Xilinx, "Constraints Guide", 9.1i.
- [25]Xilinx, "Platform Cable USB", 9.1i.
- [26]Xilinx, "Platform Flash In-System Programmable Configuration PROMs", DS123(v2.11.1), March 30,2007.
- [27]Xilinx, "Introduction to VHDL", 為希科技有限公司, lang11000-9-wkpb-rev1,2007.
- [28]Volnei A.Pedroni, "Circuit Design with VHDL", TK7885.7.P43 2004.
- [29]Frank Carden,Russell Jedlicka,Robert Henry, "Telemetry Systems Engineering", TK5101.C29824 2002.