

應用FPGA技術之智慧型影像感測器設計

林大為、高富建

E-mail: 9806122@mail.dyu.edu.tw

摘要

傳統式居家監控系統只能簡單的監控記錄儲存所有拍攝的影像（包含正常與異常影像），往往只能在居家環境遭到入侵破壞時才被動的處理，單調式的連續記錄儲存所有影像也增加事發後處理上的難度，且監控系統效能常常受限於監控系統之硬體設備。本研究提出一個建構在FPGA硬體上之智慧型影像感測器設計；系統提供即時性辨識所拍攝的影像，當監控地點遭到入侵破壞或當意圖入侵監控地點的人或物進入監控地點時才記錄儲存相關異常影像。所建構在FPGA上之智慧型影像辨識系統是一獨立的硬體設備，在辨識過程全由硬體執行故可有效的提高系統效能，降低傳統式監控系統因整合軟硬體設備、外掛軟體...等不確定因素所造成的系統效率低落、當機等風險。本研究採用Altera FPGA硬體與Quartus II、Design Compiler、SOC Encounter、TetraMax...等軟體完整的完成Cell Base流程，未來系統IC化後，不僅可以提高辨識效能、降低架設居家環境監控系統之成本，亦可彈性整合後端之儲存設備。

關鍵詞：FPGA、智慧型影像感測器、影像辨識

目錄

封面內頁 簽名頁 授權書 iii 中文摘要 iv ABSTRACT v 誌謝 vi 目錄 vii 圖目錄 ix 表目錄 xi 第一章 緒論 1 1.1 前言 1 1.2 研究動機與目的 2 1.3 論文架構 3 第二章 相關研究 4 2.1 Image Sensor 相關應用 4 2.2 智慧型居家保全系統相關研究 7 2.3 FPGA相關研究 9 2.4 本設計所使用之軟硬體介面 11 2.4.1 Quartus II 12 2.4.2 Design Compiler 15 2.4.3 SoC EnCounter 15 2.4.4 TetraMAX 15 2.4.5 Altera DE2 Board 16 第三章 所提出之系統架構 19 3.1 I2S硬體架構 20 3.1.1 內、外部I/O控制單元 21 3.1.2 影像擷取與轉換單元 22 3.1.3 影像辨識單元 23 3.1.4 系統控制控制單元（I2S Controller） 23 3.2 I2S流程設計 24 3.3 影像擷取與轉換 27 3.4 影像辨識演算法 29 第四章 系統實作與分析 37 4.1 影像處理 38 4.2 後端伺服器設計 42 4.3 系統性能分析與比較 43 4.4 系統成本與測試結果 48 4.4.1 DE2開發板之硬體資源 48 4.4.2 系統成本 54 4.4.3 I2S系統之運作 55 第五章 結論 58 參考文獻 60

參考文獻

- [1]智慧型居家保全系統之格網設計, 劉家璋, 大葉大學資訊工程研究所, Feb. 2008
- [2]應用於家庭保全系統之低解析度紅外線影像辨識, 郭鐘榮, 中正大學電機工程研究所, May.2001
- [3]應用智慧型影像感測器之汽車保全系統設計, 紀志華, 大葉大學資訊工程研究所, Jun. 2007.
- [4]Fu-Chien Kao; Zhi-Hua Ji; Chang-Yu Huang; " The Design of Intelligent Image Sensor Applied to Mobile Surveillance System "
- [5]Lin, C.E.; Li, C.C.; Yeh, J.H, " A handy surveillance system for e-life applications ", Industrial Technology, 2005. ICIT 2005. IEEE International Conference on 14-17 Dec. 2005, Page(s):242 – 247
- [6]Yu-Wei Huang; Shun-Chien Chang; Chih-Hung Wu, " GPRS-Based Embedded Remote Power Management System ", Sensors for Industry Conference, Feb. 2005, Page(s):105 - 110
- [7]Alexandro M. Adario; Eduardo L. Roehe; Sergio Bampi; " Dynamically Reconfigurable Architecture for Image Processor Applications ", ACM 1-581130-092-9/99/0006 Page(s):623 - 628.
- [8]Koji Nakano; Etsuko Takamichi; " An Image Retrieval System Using FPGAs ", Work supported in part by the Ministry of Education, Science, Sports, and Culture, Government of Japan, Grant-in-Aid for Exploratory Research(90113133) Page(s):370 – 373.
- [9]Chin Chye Koh; Sanjit K. Mitra; " Compression of Bayer Color Filter Array Data ", IEEE 2003. Page(s):255 – 258.
- [10]Sergio Saponara; Esa Petri; Marco Tonarelli; Iacopo Del Corona; Luca Fanucci Dept; " FPGA-based Networking Systems for High Data-rate and Reliable In-vehicle Communications ", EDAA 2007, Page(s):480 – 485.
- [11]Zhi-Yan Cao; Zheng-Zhou Ji; Ming-Zeng Hu; " An Image Sensor Node for Wireless Sensor Networks ", Proceedings of the International Conference on Information Technology: Coding and Computing (ITCC ' 05). IEEE 2005.
- [12]Brian Schoner; John Villasenor; Steve Molloy; Rajeev Jain; " Techniques for FPGA Implementation of Video Compression Systems ", Work supported by Hughes Aircraft Co., ARPA/CSTO under contract J-FBI-93-112, and by ARPA/CSTO under contract number DABT63-94-C-0085 under a subcontract to National Semiconductor.
- [13]Jozias Oliveira; Andr Printes; R.C.S Freire; Elmar Melcher; Lvan S.S. Silva; " FPGA Architecture for Static Background Subtraction in Real Time ", SBCCI ' 06, August 28-September 1, 2006, Minas Gerais, Brazil. Copyright 2006 ACM 1-59593-479-0/06/0008, Page(s):26 – 31.
- [14]Balkrishan Ahirwal; Mahesh Khadtare; Rakesh Mehta; " FPGA based system for Color Space Transformation RGB to YIQ and YCbCr ", International Conference on Intelligent and Advanced Systems 2007, Page(s):1345 – 1349.

- [15]財團法人國家實驗研究院 晶片系統設計實驗中心 http://www.cic.org.tw/cic_v13/main.jsp [16]車牌及時辨識之嵌入式軟硬體系統設計與實現,吳俊諺, 蔡易霖, 楊學雯, 魏志任, 許明華, 翁炳國*, 巫穎毅*, 國立雲林科技大學, *中山科學研究院, Proceedings of the 2005 Workshop on Consumer Electronics and Signal Processing (WCEsp 2005).
- [17]The I2C-BUS Specification Version 2.1, JANUARY 2000.
- [18]TRDB_DC2_UserGuide Version 1.2 OCT. 17, 2006 by Terasic.