

802.16通道編解碼器之網際網路軟硬體協同設計自動化

蕭智仁、陳慶順

E-mail: 9804889@mail.dyu.edu.tw

摘要

本研究以似MIPS處理器來設計802.16通道編解碼器，且有效地整合各種EDA工具發展一軟硬體協同設計流程。在研究過程中，以C語言設計一802.16通道編解碼器，並使用Visual C++ 6編譯且執行，之後透過GCC編譯成MIPS組合語言，經PCSpim模擬得到執行的結果與機器碼，將機器碼整合至似MIPS架構核心之中，經由ModelSim進行模擬分析，再與PCSpim模擬的結果相互比對驗證。之後將802.16通道編解碼器之機器碼燒錄至快閃記憶體中，且運用Xilinx ISE軟體合成似MIPS架構並燒錄至具快閃記憶體介面之Virtex-II Pro FPGA實驗平台加以驗證，執行結束會將最後802.16通道編解碼器之編解碼結果儲存於快閃記憶體。本研究運用Abyss網頁伺服軟體與CGI程式將GCC編譯器、SPIM模擬程式、Cadence BuildGates與SOC Encounter等EDA工具整合於單一電腦，並同步執行Windows XP與TopologiLinux兩個作業系統來實現此以網際網路為基礎之軟硬體協同設計自動化平台，且此平台可自動化執行編譯、組譯、模擬、合成和VLSI佈局之相關工作。本研究的貢獻為運用自行開發之似MIPS處理器，並整合各種EDA工具，完成802.16通道編解碼器之設計與驗證，且成功地發展一網際網路軟硬體協同設計自動化平台，可進一步自動化完成超大型積體電路佈局，省去繁複的設計流程，且減少手動操作的時間及錯誤的發生，以提高設計的效率。

關鍵詞：MIPS；802.16通道編解碼器；網際網路；軟硬體協同設計

目錄

封面內頁 簽名頁 授權書.....	iii	中文摘要.....	iv	英文摘要.....	iv
要.....	v	誌謝.....	vi	目錄.....	vii
圖目.....	vii	第一章 緒論.....	ix	表目錄.....	xi
縮寫表.....	xii	第二章 研究方法.....	1	1.1 研究動機.....	1
1.1 研究動機.....	1	1.2 研究目的.....	3	2.1 MIPS處理器.....	5
2.1 MIPS處理器.....	5	2.1.1 MIPS處理器架構特性.....	5	2.1.1 MIPS處理器架構特性.....	5
2.1.1 MIPS處理器架構特性.....	5	2.1.2 MIPS指令格式.....	9	2.1.2 MIPS指令格式.....	9
2.1.2 MIPS指令格式.....	9	2.1.3 記憶體.....	9	2.2 演算法狀態機.....	11
2.1.3 記憶體.....	9	2.2 演算法狀態機.....	11	2.3 802.16通道編解碼器.....	13
2.2 演算法狀態機.....	11	2.3.1 OFDM調變技術.....	14	2.3.1 OFDM調變技術.....	14
2.3 802.16通道編解碼器.....	13	2.3.2 802.16通道編解碼技術.....	16	2.3.2 802.16通道編解碼技術.....	16
2.3.1 OFDM調變技術.....	14	2.4 電子設計自動化工具.....	20	2.4 電子設計自動化工具.....	20
2.3.2 802.16通道編解碼技術.....	16	第三章 結果與討論.....	22	第三章 結果與討論.....	22
2.4 電子設計自動化工具.....	20	3.1 軟體相關設計.....	23	3.1 軟體相關設計.....	23
第三章 結果與討論.....	22	3.2 硬體相關設計.....	27	3.2 硬體相關設計.....	27
3.1 軟體相關設計.....	23	3.2.1 似MIPS架構處理器.....	27	3.2.1 似MIPS架構處理器.....	27
3.2 硬體相關設計.....	27	3.2.2 FPGA實驗平台.....	30	3.2.2 FPGA實驗平台.....	30
3.2.1 似MIPS架構處理器.....	27	3.2.3 驗證結果.....	33	3.2.3 驗證結果.....	33
3.2.2 FPGA實驗平台.....	30	3.3 網際網路軟硬體協同設計自動化.....	38	3.3 網際網路軟硬體協同設計自動化.....	38
3.2.3 驗證結果.....	33	第四章 結論.....	44	第四章 結論.....	44
3.3 網際網路軟硬體協同設計自動化.....	38	參考文獻.....	46	參考文獻.....	46
第四章 結論.....	44				
參考文獻.....	46				

參考文獻

- [1] David A. Patterson, John L. Hennessy, Computer Organization and Design: The Hardware/Software Interface, 3rd ed., Morgan Kaufmann, 2007.
- [2] Y. Yao, Q. Yao, P. Liu, Z. Xiao, " Embedded Software Optimization for MP3 Decoder Implemented on RISC Core," IEEE Transactions on Consumer Electronics, vol. 50, pp. 1244-1249, Nov. 2004.
- [3] 蔡安朝, 陳慶順, 潘天賜, " 實現一個運用似MIPS架構之步進馬達控制系統晶片 ", 2004年中華民國自動控制研討會, 大葉大學, 2004.
- [4] 廖元億, " 具備非揮發性記憶體介面之可合成似MIPS微處理器結構化模式設計 ", 大葉大學, 電機工程學系, 碩士論文, 2006.
- [5] 陳熙儒, " 運用似MIPS架構實現一個渦輪編碼交錯器 ", 大葉大學, 電機工程學系, 碩士論文, 2008.
- [6] The news from MIPS Technologies, Inc. website, Available: <http://www.mips.com/news-events/newsroom/index.cfm?i=1394> [7] A. Sangiovanni-Vincentelli, The Internet: the next IC design environment, in DAC ' 2000 Conference, Keynote presentation, 2000.
- [8] V. Nelayev, V. Stempitsky, K. Kudin, " Internet-based IC Technology Design and Simulation," Proceedings of the 2005 8th Euromicro Conference on Digital System Design. pp. 435-439, Sept. 2005.
- [9] IEEE Standard for Local and Metropolitan Area Networks - Part 16: Air Interface for Fixed Broadband Wireless Access Systems, IEEE Std. 802.16-2004, Oct. 2004.

- [10] Ambit BuildGates Synthesis User Guide, Cadence Design Systems, Inc., Sep. 2000.
- [11] Encounter Menu Reference, Cadence Design Systems, Inc., Jan. 2007.
- [12] The GNU Compiler Collection, Free Software Foundation, Inc., Available: <http://gcc.gnu.org/> [13] James R. Larus, SPIM: A MIPS32 Simulation, Available: <http://pages.cs.wisc.edu/~larus/spim.html> [14] Mark G. Arnold, Verilog Digital Computer Design: Algorithms into Hardware, Prentice-Hall, Inc., 1999.
- [15] ModelSim User ' s Manual, Mentor Graphics Corp., Available: http://www.model.com/resources/resources_manuels.asp [16] Thomas Boutell, CGI Programming in C and Perl, Addison-Wesley Professional, 1996.
- [17] Jeffrey G. Andrews, Arunabha Ghosh, Rias Muhamed, Fundamentals of WiMAX: Understanding Broadband Wireless Networking, Prentice-Hall, Feb. 2007.
- [18] ISE In-Depth Tutorial, Xilinx, Inc., Available: http://download.xilinx.com/direct/ise8_tutorials/ise8tut.pdf [19] MIPS32TM Architecture For Programmers Volume II: The MIPS32 Instruction Set, MIPS Technologies Inc., Jul. 2005.
- [20] W29C011A - 128K × 8 CMOS FLASH MEMORY, Winbond Electronics Corp., Jan. 2002. Available: <http://www.datasheetsite.com/datasheet/W29C011A> [21] Hardware reference manual of the Virtex-II Pro Development System, Xilinx, Inc., Mar. 2005. Available: http://www.digilentinc.com/Data/Products/XUPV2P/XUPV2P_User_Guide.pdf [22] 張弘琦, “以0.18 μ m CMOS積體電路技術設計支援大部份MIPS指令的低分支代價處理器”, 台灣大學, 電子工程學研究所, 碩士論文, 2005。