

以嵌入式系統實現里德索羅門關聯性錯誤解碼器

陳宗佑、胡大湘

E-mail: 9607574@mail.dyu.edu.tw

摘要

RS(Reed-Solomon)碼已被證實是一種功能強大的錯誤更正碼，對於多重個錯誤具有相當高的偵測及更正能力，其優點為同時具有更正連續性錯誤和隨機性錯誤的能力，但由於RS碼是架構在伽羅瓦場GF(Galois Field)(2^m)中，所以當場越大時，其解碼複雜度為指數倍數成長，目前已被應用在許多的系統上。本論文為實現Reed-Solomon碼關聯性錯誤演算法則(Burst Error Algorithm)。利用捕捉解碼演算法則(Trap-Decoding Algorithm)，偵測並更正出現錯誤的符元，隨後再利用嵌入式系統實現關聯性錯誤演算法則。在實現過程中，運用C語言與VHDL程式和System Generator撰寫Trap-Decoding Algorithm的程式，並下載到FPGA發展系統。利用此硬體演算法偵測受干擾的符元並作更正，最後再將更正後的資料藉由RS-232回傳到電腦裡。由論文的結果得知，在解碼速度上，用VHDL方法比用System Generator執行速度快，所使用的硬體資源也較少，當碼長(codewords)越大時，所使用到的硬體資源也較大，速度也會相對變慢。

關鍵詞：RS碼；關聯性錯誤更正演算法；嵌入式系統；錯誤更正碼

目錄

封面內頁 簽名頁 授權書	iii	中文摘要	iv
.	iv	英文摘要	v
.	vi	誌謝	vii
.	vi	目錄	vii
.	x	圖目錄	ix
.	xi	表目錄	ix
.	xi	第一章 緒論 1.1 研究動機	1
.	1	1.2 數位通訊系統	1
.	1	1.3 錯誤更正碼發展史	3
.	1	1.4 論文架構	5
.	5	第二章 里德索羅門碼之基本架構 2.1 里德索羅門碼簡介	6
.	6	2.2 里德索羅門碼之編碼	7
.	11	2.3 里德索羅門碼的解碼	11
.	11	2.3.1 徵狀值計算	11
.	14	2.3.2 尋找錯誤樣本	14
.	16	2.3.3 錯誤檢測與更正	16
.	16	2.4 解碼範例	24
.	24	第三章 捕捉解碼 3.1 捕捉解碼簡介	32
.	32	3.2 捕捉解碼之解碼過程	32
.	32	3.3 硬體實現 Galois Field 計算	39
.	39	第四章 硬體模擬與驗證 4.1 設計流程	46
.	46	4.2 模擬過程	48
.	48	4.3 電路合成與硬體驗證	53
.	53	第五章 結論與改進	66
.	66	參考文獻	68
.	68		

參考文獻

- [1] S. Lin and D. J. Costello, Jr, Error Control Coding, Prentice Hall, 2004.
- [2] E. Dawson and A. Khodkar, "A burst-error-correcting algorithm for Reed-Solomon codes," Electronic Letters, Vol. 31, No. 11, pp. 848-849, 25th May, 1995.
- [3] J. Chen and P. Owsley, "Burst-error correcting algorithm for Reed-Solomon codes," IEEE Transactions on Information Theory, Vol. 38, No. 6, pp. 1807-1812, Nov. 1992.
- [4] Liuguo Yin, Jianhua Lu, K. Ben Letaief and Youshou Wu, "Burst-error-correcting algorithm for Reed-Solomon codes," Electronic Letters, Vol. 37, No. 11, pp. 695-697, 24th May, 2001.
- [5] Liuguo Yin, Jianhua Lu, Khaled Ben Letaief and Youshou Wu, "Burst-Error-Correcting Algorithm for Reed-Solomon Codes and Its Performance over A Bursty Channel," IEEE Transactions on Information Theory, Vol. 1, pp. 77-81, July, 2002.
- [6] Liuguo Yin, Jianhua Lu, et al., "A Fast Decoding Algorithm for Reed-Solomon Codes with Enhanced Burst-Correction Capability," VTC2001 Fall. IEEE VTS 54th, Vol. 3, pp. 1477-1481, 2001.
- [7] P. Owsley, "Burst error correction extensions for Reed Solomon codes," Ph. D. dissert., Electrical Engineering Department, University of Idaho, USA, July 1988
- [8] R. E. Blahut, Theory and practice of error control codes. Reading, MA: Addison-Wesley, USA, 1984.
- [9] Forney, G. D., "On decoding BCH codes" IEEE Transactions on Information Theory, Vol. 11, pp. 549-557, Oct. 1975.
- [10] W. W. Peterson, "Encoding and error-correction procedures for the Bose-Chaudhuri codes," IEEE Transactions on Information Theory,

Vol. 6, Issue 4, pp. 459-470, Sep. 1960.

[11] R. T. Chien, "Cyclic decoding procedures for Bose-Chaudhuri-Hocquenghem codes," *IEEE Transactions on Information Theory*, Vol. 10, Issue 4, pp. 357-363, Oct. 1964.