

DC/DC 轉換器電壓驅動積體電路研製

楊志偉、郭永超

E-mail: 9418555@mail.dyu.edu.tw

摘要

為了降低消耗功率，在系統晶片(system on chip, SOC)設計中，通常需要使用不同的電壓準位。而在不同功能的電路中，所需頻率也不同，在慢速電路中使用低頻時脈，亦可達到降低消耗功率之效果。這樣可變電壓/可變頻率的電源管理策略，已成為現代電源管理晶片的前瞻設計目標。因此，本文中將提出一新型可變電壓/可變頻率脈波寬度調變器(pulse-width modulation, PWM)電路設計。文中，將設計可變電壓/可變頻率鋸齒波產生器(sawtooth oscillation)，使其能產生更穩定且具彈性的鋸齒波，並加入一些保護功能，使其設計能更適合工業界使用需求。該電路以台灣積體電路(Taiwan Semiconductor Manufacture Company, TSMC)的0.35um製程完成設計，工作電壓3.3V，頻率由500KHz至3MHz，面積為0.436*0.436m²，消耗功率約為4mW。由模擬結果可得到驗證，本設計的確具有優異之可變電壓/可變頻率脈波寬度調變器功能。

關鍵詞：系統晶片；電源管理晶片；脈波寬度調變器

目錄

第一章 緒論	1.1 研究背景與目的	1.2 論文大綱	第二章 原理分析與設計	2.1 前言	2.2 誤差放大器	2.2.1 參考準位之設計
2.2.1.1 基本分壓電路	2.2.1.2 帶差參考電路	2.2.1.3 電流鏡電路	2.2.2 雙級組態放大器之設計	2.2.2.1 雙級式運算放大器之增益	2.2.2.2 雙級式運算放大器之頻率響應	2.2.2.3 雙級式運算放大器之迴轉率
2.3 比較器	2.3.1 比較器的基本模型	2.3.2 比較器的架構	2.4 斜坡產生器	2.4.1 震盪器	第三章 實作與電路效能之測試	
2.4.2 環形震盪器	2.4.3 斜坡產生器	3.2 比較器之實作與效能測試	3.3 斜坡產生器之實作與效能	3.4 各元件電路模擬與測試	3.5 實際晶片測試	3.6 完整電路模擬與測試
3.1 誤差放大器之實作與效能測試	3.4 各元件電路模擬與測試	第四章 結論				

參考文獻

- [1] A. Stratakos, C. Sullivan, S. Sander, and R. Bridersen, " DC power supply design in portable system, " Univ. California, Berkeley, Tech. Rep. ERL Memo. No.95/4, 1995.
- [2] Cheung Fai Lee, Mok, P.K.T. " A monolithic current-mode CMOS DC-DC converter with on-chip current-sensing technique " Solid-State Circuits, IEEE Journal of Volume 39, Issue 1, Jan. 2004 Page(s):3 - 14 [3] Patella, B.J.; Prodic, A.; Zirger, A.; Maksimovic, D. " High-frequency digital PWM controller IC for DC-DC converters " Power Electronics, IEEE Transactions on Volume 18, Issue 1, Jan. 2003 Page(s):438 – 446
- [4] Vorperian, V. " Simplified analysis of PWM converters using model of PWM switch. Continuous conduction mode " Aerospace and Electronic Systems, IEEE Transactions on Volume 26, Issue 3, May 1990 Page(s):490 - 496 [5] Vorperian, V. " Simplified analysis of PWM converters using model of PWM switch. II. Discontinuous conduction mode " Aerospace and Electronic Systems, IEEE Transactions on Volume 26, Issue 3, May 1990 Page(s):497 - 505 [6] Taherzadeh-Sani, M., Lotfi, R., Shoaei, O. " A pseudo-class-AB telescopic-cascode operational amplifier " Circuits and Systems, 2004. ISCAS '04. Proceedings of the 2004 International Symposium on Volume 1, 23-26 May 2004 Page(s):I - 737-40 Vol.1 [7] B. Razavi, Desgin of Analog CMOS Integrated Circuits. Boston, MA: McGraw-Hill, 2001.
- [8] R. Gregorian, " Introduction To CMOS Op-Amp And Comparators. " John Wiley and sons, New York, 1990.
- [9] Jie Yuan; Farhat, N. " A compensation-based optimization methodology for gain-boosted opamp " Circuits and Systems, 2004. ISCAS '04. Proceedings of the 2004 International Symposium on Volume 1, 23-26 May 2004 Page(s):I - 669-72 Vol.1 [10] Ngo, K.D.T. " Alternate forms of the PWM switch models " Aerospace and Electronic Systems, IEEE Transactions on Volume 35, Issue 4, Oct. 1999 Page(s):1283 - 1292 [11] A. Hastings, The Art of Analog Layout. Englewood Cliffs,NJ: Prentice-Hall, 2001.