

# 藍芽接收端之低雜訊放大器設計研究

白欣松、陳勳祥；許崇宜

E-mail: 9314903@mail.dyu.edu.tw

## 摘要

本篇論文提出一個操作在1.8V供應電壓，應用於射頻(Radio Frequency)接收端的LNA(Low Noise Amplifier, 低雜訊放大器)，放大器適用於無線藍芽系統2.4GHz頻段。LNA採用單端(single)、串疊(cascade)的結構，並且為了節省整體面積以及後級電路整合度的考量而使用on-chip螺旋電感(spiral inductors)。本論文使用Advanced Design System (ADS)模擬軟體，配合高整合性的TSMC CMOS(互補式金氧電晶體) 0.18um的Model來模擬電路。論文中的前端低雜訊放大器設計主要是符合藍芽系統應用需求，除了低功率消耗，低雜訊放大器的輸出入阻抗、功率增益、隔絕度、線性度也是設計的考量，利用調整LNA的電路來達成電路整體的最佳效能。其模擬結果功率消耗為4.65mW、雜訊指數2.894dB、1dB壓縮點-24dBm、功率增益14.571dB及非常好的輸出入阻抗。

關鍵詞：低雜訊放大器；螺旋電感；射頻

## 目錄

封面內頁 簽名頁 授權書 . . . . .	iii	中文摘要 . . . . .	
. . . . . iv		英文摘要 . . . . .	v
. . . . . vi		目錄 . . . . .	vii
. . . . . x		表目錄 . . . . .	xii
第一章 序論 1.1藍芽簡介 . . . . .	1	1.2相關研究發展現況 . . . . .	
. . . . . 4		第二章 通訊系統架構 2.1接收機系統簡介 . . . . .	6
. . . . . 8		2.2超外差式接收機 . . . . .	
. . . . . 8		2.3直接降頻接收機 . . . . .	9
第三章 低雜訊放大器的設計考量 3.1簡		介 . . . . .	13
. . . . . 13		3.2 MOS積體電路內在雜訊 . . . . .	13
. . . . . 13		3.2.1通道熱雜訊 . . . . .	
. . . . . 16		3.2.2閘極電阻雜訊 . . . . .	15
. . . . . 16		3.2.3閃爍雜訊 . . . . .	
. . . . . 20		3.3 雜訊指數 . . . . .	17
. . . . . 20		3.4 線性度考量 . . . . .	
. . . . . 21		3.4.1 1-dB增益壓縮點 . . . . .	23
. . . . . 27		3.4.2 三階交互調變點 . . . . .	23
. . . . . 27		3.5增益 . . . . .	
. . . . . 29		第四章 低雜訊放大器的架構 4.1簡介 . . . . .	
. . . . . 32		4.2低雜訊放大器的電路架構 . . . . .	30
. . . . . 32		4.3輸入阻抗匹配網路 . . . . .	
. . . . . 32		4.3.1 電阻匹配電路 . . . . .	34
. . . . . 35		4.3.2 共閘級匹配電路 . . . . .	34
. . . . . 35		4.3.3 並串回授匹配電路 . . . . .	36
. . . . . 39		4.3.4 電感衰減匹配電路 . . . . .	36
. . . . . 39		4.4串疊結構 . . . . .	
. . . . . 40		4.5 螺旋式電感與MIM電容 . . . . .	40
第五章 模擬結果與佈局圖 5.1		序言 . . . . .	44
. . . . . 44		5.2阻抗匹配模擬 . . . . .	45
. . . . . 47		5.3反向隔絕度模擬 . . . . .	48
. . . . . 47		5.4功率增益模擬 . . . . .	48
. . . . . 49		5.5雜訊指數的模擬 . . . . .	50
. . . . . 49		5.6線性度的模擬 . . . . .	50
. . . . . 50		5.6.1 1-dB增益壓縮點模擬 . . . . .	
. . . . . 50		5.6.2 三階交互調變點模擬 . . . . .	51
. . . . . 52		5.7 溫度變異模擬 . . . . .	51
. . . . . 52		5.8 供應電壓變異模擬 . . . . .	53
. . . . . 53		5.9 製程變異模擬 . . . . .	54
. . . . . 53		5.10 穩定度模擬 . . . . .	54
. . . . . 55		5.11佈局平面圖 . . . . .	56
. . . . . 55		5.12量測考量 . . . . .	56
. . . . . 57		第六章 結論 . . . . .	58
. . . . . 57		參考文獻 . . . . .	58
. . . . . 60			

## 參考文獻

- [1] Razavi B,[2000],RF MICRO ELECTRONICS, McGraw-Hill, New York.
- [2] 謝俊南, “設計5.7GHz低雜訊放大器應用於802.11a之研究”, 國立雲林科技大學電子與資訊工程研究所碩士論文, 民國92年
- [3] 李建鋒, “應用於無線區域網路之5.25GHz CMOS差動式低雜訊放大器”, 中華大學電機工程研究所碩士論文, 民國92年
- [4] Yao-Huang Kao; Chao-Hsi Chuang; Tser-YU Lin, “The effects of gate resistance on the performances of CMOS RF circuits”, Microwave Conference, 2000 Asia-Pacific, 3-6 Dec. 2000,Pages:169 — 172.
- [5] Razavi B.

[2000], Design of Analog CMOS Integrated Circuits, McGraw-Hill, New York.

[6] Chih-Lung Hsiao; Ro-Min Weng; Kun-Yi Lin, " A 1V fully differential CMOS LNA for 2.4GHz application " ,Circuits and Systems, 2003. ISCAS '03. Proceedings of the 2003 International Symposium on , Volume: 1 , 25-28 May 2003 ,Pages:1-245 - 1-248 vol.1.

[7] Huang, J.C.; Ro-Min Weng; Cheng-Chih Chang; Kang Hsu; Kun-Yi Lin, " A 2 V 2.4 GHz fully integrated CMOS LNA " ,Circuits and Systems, 2001. ISCAS 2001. The 2001 IEEE International Symposium on , Volume: 4 , 6-9 May 2001 ,Pages:466 - 469 vol. 4.

[8] Shaeffer, D.K.; Lee, T.H., " A 1.5-V, 1.5-GHz CMOS low noise amplifier " ,Solid-State Circuits, IEEE Journal of , Volume: 32 , Issue: 5 ,

May 1997 ,Pages:745 - 759 [9] Yongmin Ge; Mayaram, K., " A comparative analysis of CMOS low noise amplifiers for RF applications " , Circuits and Systems, 1998. ISCAS '98. Proceedings of the 1998 IEEE International Symposium on , Volume: 4 , 31 May-3 June 1998,Pages:349 -

352 vol.4 [10] 林哲煜, " Design of RF CMOS IC " ,CIC訓練課程 ,A602 [11] 洪瑞源, " 高頻被動元件之研究與製作 " ,私立中原大學電子工程研究所碩士論文 " ,民國90年 [12] Jie Long; Badr, N.; Weber, R., " A 2.4GHz sub-1 dB CMOS low noise amplifier with on-chip interstage inductor and parallel intrinsic capacitance " , Radio and Wireless Conference, 2002. RAWCON 2002. IEEE , 11-14 Aug. 2002, Pages:165 — 168.

[13] Agilent Technologies, " ADS Circuit Fundamentals Training Manual " ,CIC訓練課程,A508 [14] Choong-Yul Cha; Sang-Gug Lee, " A low power, high gain LNA topology " ,Microwave and Millimeter Wave Technology, 2000, 2nd International Conference on. ICMMT 2000 , 14-16 Sept. 2000,Pages:420 — 423.

[15] Wu, Y.; Chunlei Shi; Ismail, M.; Olsson, H., " Temperature compensation design for a 2.4 GHz CMOS low noise amplifier " ,Circuits and Systems, 2000. Proceedings. ISCAS 2000 Geneva. The 2000 IEEE International Symposium on , Volume: 1 , 28-31 May 2000 ,Pages:323 - 326 vol.1.

[16] El-Gamal, M.N.; Rafla, R.A., " 2.4-5.8 GHz CMOS LNA's using integrated inductors " , Circuits and Systems, 2000. Proceedings of the

43rd IEEE Midwest Symposium on , Volume: 1 , 2000 , Page(s): 302 -304 vol.1 [17] Debono, C.J.; Maloberti, F.; Micallef, J., " A 1.8 GHz CMOS low-noise amplifier " , Electronics, Circuits and Systems, 2001. ICECS 2001. The 8th IEEE International Conference on , Volume: 3 , 2001 ,

Page(s): 1111 -1114 vol.3 [18] J. C. Huang, Ro-Min Weng, Cheng-Chin Chang, Kang Hsu, and Kun-Yi. Lin, " A 2V 2.4GHz Fully Integrated CMOS LNA " , Circuits and Systems, 2001. ISCAS 2001. The 2001 IEEE International Symposium on , Volume: 4 , 6-9 May 2001 [19]

El-Diwany, E.; El-Hennawy, H.; Fouad, H.; Sharaf, K. , " An RF CMOS modified-cascode LNA with inductive source degeneration " , Radio

Science Nineteenth National Conference of the Proceedings NRSC 2002 , 2002 ,Page(s): 450 —457 [20] Wei Hu; Yawei Guo; Zujiang Qiu;

Lianxing Yang, " A 1.2-v 2.4-GHz 0.18  $\mu\text{m}$  CMOS low noise amplifier " , Communications, Circuits and Systems and West Sino Expositions, IEEE 2002 International Conference on , Volume: 1 , 29 June-1 July 2002 ,Pages:470 - 473 vol.1.