

COMS射頻前端低雜訊放大器電路之研究

林愷、陳勛祥

E-mail: 9223483@mail.dyu.edu.tw

摘要

本論文描述出一個用於RF(Radio Frequency,射頻)無線應用的CMOS LNA(互補式金屬氧化物半導體 低雜訊放大器)，使用 $0.25\mu m$ 製程來設計一個工作於2.5V並且適用於2.38GHz的頻段。本論文主要模擬的重點在於此LNA的輸出入阻抗匹配、隔絕度、功率增益、線性度以及功率消耗，經由調整LNA電路各個組成，來設計出LNA電路的最佳效能。由模擬結果顯示出此LNA電路具有功率增益20dB、雜訊指數1.5dB、三階截止點(IP3)為-18dB、功率消耗為18.5mW以及優良的輸出輸入阻抗匹配。

關鍵詞：互補式金屬氧化物半導體 低雜訊放大器；無線；全積體化放大器；低雜訊；雜訊指數；1-dB壓縮點；三階截止點

目錄

封面內頁 簽名頁 授權書.....	iii 中文摘要.....
iv 英文摘要.....	v 誌謝.....
vi 目錄.....	vii 圖目錄.....
x 表目錄.....	xii 第一章 緒論
1 第二章 射頻積體電路的基本觀念	3 2.1 導論.....
3.2.2 基本觀念.....	3.2.2.1 線性與非線性系統.....
3.2.2.2 諧波.....	4.2.2.3 增益壓縮.....
7.2.2.5 互調變.....	5.2.2.4 阻隔.....
12.2.2.7 動態範圍.....	8.2.2.6 敏感度.....
13.2.3 串級系統.....	14.2.3.1 串級系統的雜訊指數.....
14.2.3.2 串級系統的非線性現象.....	15.第三章 射頻積體化被動元件的特性
16.3.1 導論.....	16.3.2 電阻.....
16.3.2.1 多晶矽電阻.....	17.3.2.2 源極汲極擴散電阻.....
19.3.2.4 金氧半電晶體電阻.....	18.3.2.3 井區電阻.....
20.3.3 電容.....	20.3.2.5 金屬連接層電阻.....
21.3.3.2 橫向電容	20.3.3.1 平行板電容
23.3.3.3 電晶體電容	23.3.3.4 接面電容
24.3.4 電感.....	25.3.4.1 螺旋電感的佈局方式
25.3.4.2 螺旋電感的模型	28.3.5 連接線電感.....
第四章 低雜訊放大器結構設計	36.4.1 電路概述.....
串疊結構.....	38.4.2.1 減輕米勒效應的影響.....
40.4.2.3 較共源串級放大器省電.....	38.4.2.2 輸出阻抗變大.....
42.4.2.5 雜訊指數較共串級放大器差.....	41.4.2.4 輸出電壓擺幅減小.....
43.4.3 常用的四種輸入級.....	43.4.3.1 常用的四種輸入級.....
43.4.3.2 本文所採用的輸入級.....	46.4.3.3 阻抗匹配的計算.....
47.4.4 偏壓電路.....	48.4.5 增益.....
49.4.6 雜訊指數.....	52.第五章 模擬結果與佈局圖
5.1 阻抗匹配模擬.....	54.5.2 反向隔絕模擬.....
58.5.4 線性度模擬.....	56.5.3 功率增益.....
58.5.4.2 三階截止點.....	58.5.4.1 1dB 壓縮點.....
60.5.6 穩度模擬.....	59.5.5 雜訊指數模擬.....
61.5.7 溫度變異模擬.....	62.5.8 供應電壓變異模擬.....
63.5.9 Corner Model模擬	64.5.10 佈局平面圖
65.第六章 結論	67

參考文獻

- [1] Jan Crols and Michiel Steyaert, " CMOS Wireless Transceiver Design," Kluwer Academic Publishers, 1995 [2] Sedra and Smith, " Microelectronic Circuit, 3rd edition," Saunders College Publishing, 1991 [3] B.Razavi, " RF Microelectronics:Chapter 2, Basic Concepts in

- RF Design, " second edition, Prentice Hall, 1997 [4] H.T. Friis, " Noise Figure of Radio Receivers, " Proc. IRE. Vol32, pp.419-422, July 1944.
- [5] Thomas H.Lee, " The Design of CMOS Radio-Frequency Integrated Circuits:Chapter 2.2, Resistors, " Cambridge, 1998 [6] J. L. McCreary, " Matching Properties, and Voltage and Temperature Dependence of MOS Capacitors," IEEE J Solid-State Circuits, v. SC-16, no. 6, December 1981, pp. 608-16.
- [7] P. Yue et al., " A Physical Model for Planar Spiral Inductors on Silicon, " IEDM Proceedings, December 1996 [8] H.A. Wheeler, " Simple Inductance Formulas for Radio Coils, " IRE Proceedings, 1928, p.1398.
- [9] The ARRL Handbook, American Radio Relay League, Newington, CT, 1992, pp.2-18 [10] Huang, J. C., R. M. Weng, C. C. Chang, K. Hsu and K. Y. Lin, " A 2V 2.4GHz Fully Integrated CMOS LNA, " Circuits and Systems, 2001. ISCAS 2001. The 2001 IEEE International Symposium on, Volume: 4, 6-9 May 2001, Page(s): 466 -469 vol. 4.
- [11] 廖文裕, " CMOS低雜訊放大器之研究, " 國立清華大學電機工程學系碩士班碩士論文, 民國88年 [12] 林哲煜(民91) , Design of RF CMOS IC , CIC訓練課程(A602)。
- [13] Thomas H.Lee, " The Design of CMOS Radio-Frequency Integrated Circuits:Chapter 11.3, LNA Topologies:Power Match Versus Noise Match, " Cambridge, 1998.
- [14] 方勝鴻, " 無線通訊之單晶片CMOS低雜訊放大器設計, " 國立清華大學電子工程研究所碩士論文, 民國89年 [15] Agilent Technologies, " Advanced Design System Fundamentals, " 安捷倫高科技學院講義, p.5-18 [16] El-Gamal, M.N., R.A. Rafla, " 2.4-5.8 GHz CMOS LNA's using integrated inductors, " Proceedings of the 43rd IEEE Midwest Symposium, 2000, vol.1, 302 -304.
- [17] Debono, C.J., F. Maloberti and J. Micallef, " A 1.8 GHz CMOS low-noise amplifier, " The 8th IEEE International Conference,2001, vol.3, 1111-1114.
- [18] Zhao, H., J. Ren and Q. Zhang, " A 3.3-V, 2-GHz CMOS low noise amplifier, " ASIC 4th International Conference, 2001, 818 -820.
- [19] El-Diwany, E., H. El-Hennawy, H. Fouad and K. Sharaf, " An RF CMOS modified-cascode LNA with inductive source degeneration, " Radio Science Nineteenth National Conference of the Proceedings NRSC, 2002, 450 -457.