

以整數線性規劃法解決大型全客戶式超大型積體電路增量式平面規劃

許育源、程仲勝

E-mail: 374892@mail.dyu.edu.tw

摘要

增量式平面規劃可以解決當平面圖中的電路模組需要小幅度修正時，需耗時重新執行平面規劃的問題，因此增量式平面規劃在實體設計中扮演重要的角色。解決增量式平面規劃問題有多種方法，其中利用數學規劃法求解增量式平面規劃問題是一個可同時處理多目標最佳化的有效策略。然而，數學規劃法適用於有較少電路模組之增量式平面規劃問題，對於擁有較多電路模組的平面圖，由於數學規劃法產生的限制式及變數過多，會嚴重影響增量式平面規劃的執行效率。本論文提出一個能利用整數線性規劃法解決大型VLSI增量式平面規劃的方法。我們的方法中採用Divide and Conquer策略。首先將晶片虛擬分割為較小的區塊，再使用Corner Stitching表示法，依照各區塊子電路建立相對模組位置關係二元樹，以記錄各子電路間模組的拓撲關係以及閒置空間的多寡。最後針對每個區塊子電路，在不改變模組間拓撲關係及不增加區塊面積之條件下，分別以整數線性規劃法求解增量式平面規劃子問題，以找出整體晶片最佳佈局結果。實驗中針對大型VLSI電路做增量式平面規劃，在不影響執行效率前提下，結果顯示可有效的修改模組維度，並可適當控制網列連線長度。

關鍵詞：平面規劃、增量式平面規劃、數學歸納法

目錄

封面內頁	簽名頁	Abstract	iv	誌謝	v	圖目錄	viii	表目錄	xi	第一章 緒論	1	1.1 研究背景及動機	1	1.2 研究方法	2	1.3 論文架構	2	第二章 相關文獻探討	3	2.1 一般平面規劃	3	2.2 增量式平面規劃	4	2.2.1 基因演算法	4	2.2.2 模擬退火演算法	5	2.2.3 Delaunay Triangulation表示法	5	2.2.4 Corner Stitching表示法	5	2.2.5 整數線性規劃法	6	2.3 線性規劃	6	第三章 大型VLSI增量式平面規劃	8	3.1 問題描述	8	3.2 增量式平面規劃處理流程	9	3.3 晶片分割	10	3.4 建立二元樹	14	3.5 整數線性規劃求解	17	第四章 實驗結果	24	4.1 水平擴增優先實驗	24	4.1.1 模組10%增量	26	4.1.2 模組30%增量	27	4.1.3 模組50%增量	28	4.2 垂直擴增優先實驗	31	4.2.1 模組10%增量	32	4.2.2 模組30%增量	33	4.2.3 模組50%增量	36	4.3 N100模組增減量實驗	39	4.3.1 水平擴增優先	39	4.3.2 垂直擴增優先	43	4.4 N300模組增減量實驗	47	4.4.1 水平擴增優先	48	4.4.2 垂直擴增優先	51	第五章 結論與未來展望	55	參考文獻	56
------	-----	----------	----	----	---	-----	------	-----	----	--------	---	-------------	---	----------	---	----------	---	------------	---	------------	---	-------------	---	-------------	---	---------------	---	---------------------------------	---	---------------------------	---	---------------	---	----------	---	-------------------	---	----------	---	-----------------	---	----------	----	-----------	----	--------------	----	----------	----	--------------	----	---------------	----	---------------	----	---------------	----	--------------	----	---------------	----	---------------	----	---------------	----	-----------------	----	--------------	----	--------------	----	-----------------	----	--------------	----	--------------	----	-------------	----	------	----

參考文獻

- [1] R. H. J. M. Otten (1982) "Automatic Floorplan Design" Proceedings of the 19th ACM/IEEE Design Automation Conference, Pages 261-267.
- [2] D. F. Wong and C. L. Liu (1986) "A New Algorithm for Floorplan Designs" Proceedings of the 23th ACM/IEEE Design Automation Conference, Pages 101-107.
- [3] H. Murata, K. Fujiyoshi, S. Nakatake, and Y. Kajitani (1996) "VLSI Module Placement Based on Rectangle-Packing by the Sequence - Pair" IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, Volume 15, Issue 12, Pages 1518-1524.
- [4] S. Nakata, K. Fujiyoshi, H. Murata, and Y. Kajitani (1996) "Module Placement Based on BSG-Structure and IC Layout Applications" Proceedings of the 1996 IEEE/ACM International Conference on Computer-Aided Design, Pages 484-491.
- [5] P. N. Guo, C. K. Cheng, and T. Yoshimura (1999) "An O-tree Representation of Non-Slicing Floorplan and Its Applications" Proceedings of the 36th ACM/IEEE Design Automation Conference, Pages 268-273.
- [6] Y. C. Chang, Y. W. Chang, G. M. Wu, and S. W. Wu (2000) "B*-Trees: A New Representation for Non-Slicing Floorplans" Proceedings of the 37th ACM/IEEE Design Automation Conference, Pages 458-463.
- [7] X. Hong, G. Huang, Y. Cai, J. Gu, S. Dong, C. K. Cheng, and Jun Gu (2000) "Corner Block List: An Effective and Efficient Topological Representation of Non-Slicing Floorplan" Proceedings of the 2000 IEEE/ACM International Conference on Computer-Aided Design, Pages 8-12.
- [8] J. M. Lin and Y. W. Chang (2001) "TCG: A Transitive Closure Graph-Based Representation for Non-Slicing Floorplans" Proceeding of the 38th ACM/IEEE Design Automation Conference, Pages 764-769.
- [9] Peter G. Sassone and Sung K. Lim (2003) "A Novel Geometric Algorithm for Fast Wire-Optimized Floorplanning" Proceedings of the 2003 IEEE/ACM International Conference on Computer-Aided Design, Pages 74-80.
- [10] S. Zhou, S. Dong, C. K. Cheng and J. Gu (2001) "ECBL: an extended corner block list with solution space including optimum placement"

- Proceedings of the 2001 international symposium on Physical design Conference. Pages 150 – 155 [11] Y. Ma, S. Dong, X. Hong, Y. Cai, C. K. Cheng, and J. Gu (2001) “ VLSI Floorplanning with Boundary Constraints Based on Corner Block List ” Proceedings of Asia and South Pacific Design Automation Conference, Pages 509-514.
- [12] Y. Ma, X. Hong, S. Dong, Y. Cai, C. K. Cheng, and J. Gu (2001) “ A Compact Algorithm for Placement Design Using Corner Block List Representation ” Proceedings of the 4th ASIC Conference, Pages 146-149.
- [13] X. Tang and D. F. Wong (2002) “ Floorplanning with Alignment and Performance Constraints ” Proceedings of the 39th ACM/IEEE Design Automation Conference, Pages 848-853.
- [14] H. Xiang, X. Tang, and D. F. Wong (2003) “ Bus-Driven Floorplanning ” Proceedings of the 2003 IEEE/ACM International Conference on Computer-Aided Design, Pages 66-73.
- [15] J. Cong and M. Sarrafzadeh (2000) “ Incremental Physical Design ” Proceedings of International Symposium on Physical Design.
- [16] J. A. Roy , I L. Markov (2007) “ ECO-System: Embracing the Change in Placement ” Computer-Aided Design of Integrated Circuits and Systems, Pages: 2173-2185.
- [17] Y. Liu, H. Yang and R. Luo (2003) “ An Incremental Floorplanner Based on Genetic Algorithm ” Proceedings of 5th International Conference on ASCI Vol.1, Pages 331-334.
- [18] Y. Liu, H. Yang, R. Luo and H. Wang (2003) “ A Hierarchical Approach for Incremental Floorplan Based on Genetic Algorithms ” Lecture Notes in Computer Science Vol.3612, Pages 219-224.
- [19] 高一宏、程仲勝, “ 植基於Corner Block List表示法之增量式平面規劃之研究 ” 私立大葉大學電機工程研究所, 2007年。
- [20] L. Yang, Y. Ma, X. Hong, S. Dong and Q. Zhou (2005) “ An Incremental Algorithm for Non-Slicing Floorplan Based on Corner Block List Representation ” Chinese Journal of Semiconductors Vol.26 No.12, Pages 2335-2343.
- [21] Qing. Dong, Bo. Yang, Jing. Li, (2009) “ Incremental Buffer Insertion and Module Resizing Algorithm Using Geometric Programming ” Great Lakes Symposium on VLSI, Pages 413-416.
- [22] 張家銘、程仲勝、陳木松, 植基於Corner Stitching表示法之增量式平面規劃之研究, 大葉大學電機工程研究所, 2009年。
- [23] 盧志鴻、張家銘、程仲勝, 植基於Corner Stitching表示法之增量式平面規劃之研究, 第四屆智慧型系統工程應用研討會, 2010年。
- [24] 江峻瑋、程仲勝, 以整數線性規劃法解決全客戶式 超大型積體電路增量式平面規劃, 大葉大學資訊工程研究所, 2012年。
- [25] G. Dantzig. (1984) “ Programming in linear structure ” USAF, Washington D.C.
- [26] J.-G. Kim and Y.-D. Kim (2003) “ A Linear Programming-Based Algorithm for Floorplanning in VLSI Design ” Computer-Aided Design of Integrated Circuits and Systems Pages 584-592.
- [27] 梅宗菴、江蕙如, 適用於三維積體電路之線性規劃, 國立交通大學電子研究所, 2011年。