

利用陽極氧化製作氧化鋯薄膜特性研究與探討

蘇家慧、胡永柟、柯鴻禧

E-mail: 344743@mail.dyu.edu.tw

摘要

由於積體電路內含密度大幅提升，元件尺寸不斷縮小，超薄氧化層之穿隧效應所產生的電流洩漏致使以二氧化矽做為閘極氧化層的優勢逐漸消失，導致以高介電 (High - k) 材質來取代二氧化矽的方法受到廣泛的研究與重視。高介電係數氧化物中稀土族元素氧化物也是受到廣泛研究的領域之一，本研究針對稀土族元素中的鋯金屬，採用陽極氧化方法來完成鋯金屬氧化層的製備。經由原子力顯微鏡 (AFM) 量測薄膜表面、穿透式電子顯微鏡 (TEM) 量測其剖面圖，不同氧化時間所成長的氧化物薄膜厚度不同、成長層面不同、顆粒大小也不同、薄膜表面粗糙度 (Ra) 亦有所差異。若再由微觀的角度加以探討，長晶的方向是由底部 (基材的表面) 往上成核再逐漸堆疊成錐體，各錐體尖端經軟體做輾平的操作後，所呈現的圖案略有雷同之處，其中以方形及長方形為主，且氧化時間越長，方形面積有逐漸增大趨勢，表面上所呈現的成長紋路也越複雜。而結晶結構與成長時間卻無相依關係，由量測所得到的結果，發覺所成長的結晶結構皆為四面錐體，但以X光光電子能譜 (XPS) 對薄膜表面、深層所做的量測結果，卻發現Zr3d的束縛能隨著氧化時間之增長而有逐漸增大的傾向。絕緣特性足以適用於閘極氧化層的場合，故以陽極氧化是可行的方法，希望此一研究成果能做為改善閘極氧化層製程技術的參考。

關鍵詞：鋯金屬，陽極氧化，原子力顯微鏡，四面錐體

目錄

封面內頁 簽名頁 摘要.....	
..... iii ABSTRACT.....	
..... iv 致謝.....	
v 目錄.....	vi 圖目錄.....
..... viii 表目錄.....	
..... x 第一章 緒論 1.1	
研究背景.....	1 1.2研究方法.....
..... 3 1.3論文結構.....	
..... 4 第二章 文獻回顧 2.1半	
導體製程中高介電材料的介紹.....	5 2.2溶膠 - 凝
膠法製備二氧化鋯薄膜之物性和電性研究.....	8 2.3溶膠 - 凝膠法製
備之二氧化鋯薄膜其化學組成相依之微結構及電子結構之研究.....	9 2.4應用於先進互補式金
半電晶體具高功函數差與優異熱穩定性之金屬 / 高介電係數介電層閘極研究.....	12 2.5高介電係數金
半電晶體及	
低溫多晶矽薄膜電晶體之閘引發汲極漏電流及偏壓溫度不穩定性可靠度之研究.....	13 2.6氧化鋯薄膜電氣特性與結晶結構
之研究與探討.....	15 第三章 陽極氧化法應用於鋯氧化之研究
3.1實驗規劃.....	18 3.2穿
透式電子顯微鏡之量測與分析.....	20 3.3氧化鋯
薄膜表面輪廓特徵之探討.....	27 3.4氧化鋯薄膜
之電容 - 電壓特性.....	44 3.5氧化鋯薄膜之電
流 - 電壓特性.....	46 3.6氧化鋯薄膜之磁滯特
性.....	47 第四章 結論與未來研究方向
4.1結論.....	52 4.2未
來研究方向.....	54 參考文獻...
.....	55 圖目錄 圖3.1 (a1
) 陽極氧化5分鐘的TEM剖面影像堆疊結構分析圖.....	21 圖3.1 (a2) 陽
極氧化5分鐘的電子繞射圖.....	21 圖3.2 (a1) 陽極氧
化10分鐘的TEM剖面影像堆疊結構分析圖.....	22 圖3.2 (a2) 陽極氧化10
分鐘的電子繞射圖.....	23 圖3.3 (a1) 陽極氧化15分鐘
的TEM剖面影像堆疊結構分析圖.....	23 圖3.3 (a2) 陽極氧化15分鐘的電

子繞射圖.....	24	圖3.4 (a1) 陽極氧化20分鐘的TEM剖面影像堆疊結構分析圖.....	25
.....	25	圖3.4 (a2) 陽極氧化20分鐘的電子繞射圖.....	25
.....	25	圖3.5 氧化鋯與二氧化矽薄膜成長曲線圖.....	25
.....	26	圖3.6 (a) 陽極氧化5分鐘二維原始量測圖.....	26
.....	28	圖3.6 (b) 陽極氧化5分鐘經由軟體做輻平操作後的量測圖.....	28
.....	29	圖3.7 陽極氧化5分鐘經輻平操作的二維圖形製作成三維圖形.....	29
.....	29	圖3.8 (a) 陽極氧化10分鐘二維原始量測圖.....	29
.....	30	圖3.8 (b) 陽極氧化10分鐘經由軟體做輻平操作後的量測圖.....	30
.....	31	圖3.9 陽極氧化10分鐘經輻平操作的二維圖形製作成三維圖形.....	31
.....	31	圖3.10 (a) 陽極氧化15分鐘二維原始量測圖.....	31
.....	32	圖3.10 (b) 陽極氧化15分鐘經由軟體做輻平操作後的量測圖.....	32
.....	33	圖3.11 陽極氧化15分鐘經輻平操作的二維圖形製作成三維圖形.....	33
.....	33	圖3.12 (a) 陽極氧化20分鐘二維原始量測圖.....	33
.....	34	圖3.12 (b) 陽極氧化20分鐘經由軟體做輻平操作後的量測圖.....	34
.....	34	圖3.13 陽極氧化20分鐘經輻平操作的二維圖形製作成三維圖形.....	35
.....	36	圖3.14 (a) 陽極氧化5 min氧化鋯薄膜經輻平操作後微觀圖形.....	36
.....	36	圖3.14 (b) 陽極氧化10 min氧化鋯薄膜經輻平操作後微觀圖形.....	36
.....	37	圖3.14 (c) 陽極氧化15 min氧化鋯薄膜經輻平操作後微觀圖形.....	37
.....	37	圖3.14 (d) 陽極氧化20 min氧化鋯薄膜經輻平操作後微觀圖形.....	37
.....	38	圖3.15 (a) 陽極氧化5min氧化鋯薄膜晶體成長三維紋路圖形.....	38
.....	39	圖3.15 (b) 陽極氧化10min氧化鋯薄膜晶體成長三維紋路圖形.....	39
.....	39	圖3.15 (c) 陽極氧化15min氧化鋯薄膜晶體成長三維紋路圖形.....	39
.....	40	圖3.15 (d) 陽極氧化20min氧化鋯薄膜晶體成長三維紋路圖形.....	40
.....	43	圖3.16 陽極氧化鋯薄膜表面 (5 ~ 20 min) Zr3d (3 / 2) , Zr3d (5 / 2) X - 光電子頻譜.....	43
.....	45	圖3.17 氧化鋯薄膜電容 - 電壓特性曲線圖.....	45
.....	46	圖3.18 氧化鋯薄膜電流 - 電壓特性曲線圖.....	46
.....	48	圖3.19 (a) 氧化5分鐘所成長氧化鋯薄膜之遲滯曲線圖.....	48
.....	49	圖3.19 (b) 氧化10分鐘所成長氧化鋯薄膜之遲滯曲線圖.....	49
.....	49	圖3.19 (c) 氧化15分鐘所成長氧化鋯薄膜之遲滯曲線圖.....	49
.....	9	圖3.19 (d) 氧化20分鐘所成長氧化鋯薄膜之遲滯曲線圖.....	9
.....	50	表目錄 表3.1長晶顆粒高度與成長時間之關係.....	50
.....	27	表3.2電容值介電常數等效厚度的比較.....	27
.....	45	表3.3陽極氧化鋯樣本崩潰電場與洩漏電流之關係.....	45
.....	47	47

參考文獻

- [1] Chang Seok Kang, Hag-Ju Cho, Katsunori Onishi, Renee Nieh, Rino Choi, Sundar Gopalan, Sid Krishnan, Jeong H. Han, and Jack C. Lee. (2002) Bonding states and electrical properties of ultrathin HfO_xNy gate dielectrics. Appl. Phys. Lett., 81(14), 2593- 2595.
- [2] N Konofaos, E K Evangelou, X Aslanoglou, M Kokkoris and R Vlastou. (2004) Dielectric properties of CVD grown SiON thin films on Si for MOS microelectronic devices. Semicon. Sci. and Tech., 19(1), 50-53.
- [3] Keunbin YIM, Yeonkyu PARK, Anna PARK, Namhee CHO and Chongmu LEE. (2006) Electrical Properties of Sputter-deposited ZrO₂-based Pt/ZrO₂/Si Capacitors. J. Mater. Sci. Technol., 22(6), pp. 807-810.
- [4] L Q Zhu, Q Fang, G He, M Liu and L D Zhang. (2005) Microstructure and optical properties of ultra-thin zirconia films prepared by nitrogen-assisted reactive magnetron sputtering. Nanotechnology, 16, pp. 2865 – 2869.
- [5] A.P. Huang, Ricky K.Y. Fu, Paul K. Chu, L. Wang, W.Y. Cheung, J.B. Xu, S.P. Wong. (2005) Plasma nitridation and microstructure of high-k ZrO₂ thin films fabricated by cathodic arc deposition. J. of Crystal Growth, 277(1-4), pp. 422 – 427.
- [6] K. Prabakar, Anna Park, Namhee Cho, Wan In Lee, Chang Kwon Hwangbo, Jae Gab Lee and Chongmu Lee (2008) rf-Magnetron sputter deposited ZrO₂ dielectrics for metal-insulator-semiconductor capacitors. Vacuum, 82(12), 1367-1370.
- [7] Deok-Sin Kil, Han-Sang Song, Kee-Jeung Lee, Kwon Hong, Jin-Hyock Kim, Ki-Seon Park, Seung-Jin Yeom, Jae-Sung Roh, Noh-Jung Kwak, Hyun-Chul Sohn, Jin-Woong Kim and Sung-Wook Park. (2006) Development of New TiN/ZrO₂/Al₂O₃ /ZrO₂/TiN Capacitors Extendable to 45nm Generation DRAMs Replacing HfO₂ Based Dielectrics. Symposium on VLSI Technology, 2006. Digest of Technical Papers.
- [8] Ho Jin Cho , Young Dae Kim, Dong Su Park, Euna Lee, Cheol Hwan Park, Jun Soo Jang, Keum Bum Lee, Hai Won Kim, Young Jong Ki, Il Keun Han and Yong Wook Song (2007) New TIT capacitor with ZrO₂/Al₂O₃/ZrO₂ dielectrics for 60 nm and below DRAMs. Solid-State

Electronics, 51(11-12), 1529-1533.

[9] International technology roadmap for semiconductor 2009.

[10] J. D. Plummer and P. B. Griffin (2001) Material and process limits in silicon VLSI technology. Proc. IEEE, 89, 240-258.

[11] C. P. Liu, Y. Ma, H. Luftman, and S. J. Hillenius (1997) Preventing boron penetration through 25-A gate oxides with nitrogen implant in the Si Substrates. IEEE Electron Dev. Lett., 18, 212-214.

[12] A. Martin, P. Osullivan, and A. Mathewson (1998) Dielectric reliability measurement methods: A review. Microelectron. Reliab., 38, 37-72.

[13] S. M. Sze. (1981) Physics of Semiconductor Devices, 2nd Ed., 498-502, Wiley, New York, NY.

[14] J. C. Wang, S. H. Chiao, C. L. Lee, T. F. Lei, Y. M. Lin, M. F. Wang, S. C. Chen, C. H. Yu, and M. S. Liang. (2002) A physical model for the hysteresis phenomenon of the ultrathin ZrO₂ film. J. Appl. Phys., 92, 3939-3940.

[15] Valentin K. Gueorguiev, Petya V. Aleksandrova, Tzvetan E. Ivanov and Jordanka B. Koprinarova. (2009) Hysteresis in metal insulator semiconductor structures with high temperature annealed ZrO₂/SiO_x layers. Thin Solid Films, 517, 1815-1820.

[16] Yow-Jon Lin, Wei-Chung Chen, Yi-Min Chin and Chia-Jyi Liu. (2009) Hysteresis mechanism in current – voltage characteristics of ZrO_x films prepared by the sol – gel method. J. Phys. D: Appl. Phys., 42, 045419.

[17] Seah, M. P., and Spencer, S. J., “ AES of Bulk Insulators-Control and Characterization of the Surface Charge, ” J. Elect. Spectro. and Related Phenomena, 109, pp. 291-308, 2000.

[18] Fenollosa, R., You, H., Chu, Y., and Parkhutik, v., “ X-Ray Reflectivity Study of Formation of Multilayer Porous Anodic Oxides of Silicon, ” Materials Science and Engineering A, 288, pp. 235-238, 2000.

[19] 台灣大學化研所,江長凌,林煥祐,朱智謙,發表的半導體製程中高介電(High-k)材料的介紹.

[20] 國立交通大學,奈米科技研究所,張峻銘,劉增豐,柯富祥,溶膠-凝膠法製備二氧化鋯薄膜之物性和電性研究.(2009.9.18) [21] 國立清華大學,生醫工程與環境科學系,張淑閔,溶膠-凝膠法製備之二氧化鋯薄膜其化學組成相依之微結構及電子結構之研究.(2004) [22] 國立成功大學,微電子工程研究所,吳建宏,應用於先進互補式金氧半電晶體具高功函數差與優異熱穩定性之金屬/高介電係數介電層閘極研究.(2007)

[23] 國立成功大學,微電子工程研究所,廖竟淇,高介電係數金氧半電晶體及低溫多晶矽薄膜電晶體之閘極引發汲極漏電流及偏壓溫度不穩定性可靠度之研究.(2008) [24] 國防大學理工學院電機與電子工程系,桂平?,南開科技大學電子工程系,王嘉安,南開科技大學資訊工程系,黃琪聰,柯鴻禧,林聰吉,中山科學研究院,陳阿惠,南開科技大學福祉科技與服務管理研究所,林柏榕,氧化鋯薄膜電氣特性與結晶結構之研究與探討 [25] Li-Min Chen. (2004) Fabrication and characterization of nanocrystalline ZrO₂ gate oxide. Master Thesis. National Cheng Kung University, Taiwan, ROC.

[26] C. T. Huang, C. H. Hung, C. Y. Yu, K. Y. Lin, S. N. Chen and H. H. Ko. (2008) Analysis on both the Hysteresis Phenomena and Electrical Characteristics of ZrO₂ Thin Films grown by Thermal Oxidation. Nano-Scale Technology and Materials Symposium, P53, 30-36.