

負二項指數加權移動平均數管制圖研究與應用

楊永瑜、余豐榮

E-mail: 313931@mail.dyu.edu.tw

摘要

傳統缺陷數管制圖(C管制圖)均假設製程缺陷數為卜瓦松分配,但實際上,缺陷點的產生常未服從卜瓦松分配,例如半導體廠之晶圓製造,當晶圓上之缺陷數出現群聚(Clustering phenomenon)時,以卜瓦松分配為基礎的製程管制常會誤估了真正的製程平均缺陷數與製程變異數。此時,若以複合卜瓦松分配(compound Poisson process)為製程管制之基礎較能正確地描述品質特性。又當製程出現微小變動時,EWMA管制圖之敏感度比C管制圖高,更能即時反應製程現狀於管制圖上。因而,本研究考量失效機率为卜瓦松-伽瑪複合分配,在以馬可夫鏈法來計算該複合分配製程下,EWMA管制圖於不同設計參數時所需之平均連串長度(ARL),以建構卜瓦松-伽瑪複合分配之EWMA管制圖,同時以晶圓廠實際數值說明模式之應用。本研究之貢獻,在工廠生產實務中,可做為偵測晶圓廠微小製程變動及提升產品製程品質之用。

關鍵詞: 群聚現象、複合分配、平均連串長度、指數加權移動平均數管制圖

目錄

封面內頁 簽名頁 授權書.....	iii	中文摘要.....	iv	英文摘要.....	v
誌謝.....	vi	目錄.....	vii	圖目錄.....	ix
表目錄.....	x	第一章 緒論.....	1	1.1 研究背景與動機.....	1
1.2 研究目的.....	3	1.3 研究方法.....	4	1.4 研究範圍與假設.....	4
1.5 研究架構.....	5	第二章 文獻探討.....	7	2.1 各類修正管制圖.....	10
2.2 考慮缺陷數與缺陷群聚現象管制圖.....	13	2.3 EWMA管制圖.....	15	2.4 平均連串長度(ARL)介紹.....	16
2.5 積體電路的良率模式.....	17	2.5.1 複合卜瓦松模式.....	18	2.5.2 卜瓦松模式.....	19
2.5.3 負二項良率模式.....	20	2.5.4 Murphy模式.....	22	2.5.5 指數分配良率.....	23
2.5.6 Okabe's模式.....	23	第三章 負二項EWMA管制圖.....	25	3.1 負二項EWMA管制圖模式.....	25
3.2 負二項EWMA管制圖平均連串長度(ARL)計算推導.....	30	3.3 負二項EWMA管制圖計算範例.....	34	3.4 製程平均缺陷數偏移之負二項EWMA管制圖.....	36
4.1 EWMA管制圖之計算.....	39	4.2 尋找EWMA管制圖管制界限參數.....	47	4.3 製程平均缺陷數偏移之負二項EWMA管制圖.....	49
第五章 EWMA管制圖參數分析.....	51	5.1 製程平均缺陷數變動分析.....	51	5.2 卜瓦松與負二項EWMA管制圖之績效比較.....	54
第六章 結論與未來研究方向.....	56	參考文獻.....	58		

參考文獻

中文部份: 1. Hogg, McKean, Craig原著, 呂建霖譯, 數理統計學, 臺灣培生教育出版, 台北市, 2008。 2. Montgomery原著, 徐世輝譯, 品質管理, 高力圖書有限公司, 台北縣, 2006。 3. 陳慶文、吳一聲和蘇國璋, 指數加權移動平均管制法在幾何卜瓦松製程中之品質設計與使用, 品質學報, 13(1), 85 - 97(2006)。 4. 劉淑範、陳飛龍, 晶圓良率損失資料分群模式之研究, 工業工程學刊, 21(4), 328 - 338(2004)。 5. 許志偉, 整合缺陷點數與群聚指標之積體電路良率模式, 交通大學工業工程研究所碩士論文系, 2003。 6. 鄭春生、鄭盛樹, 管制具群聚現象不合格點數之累和管制法, 工業工程學刊, 18(6), 1 - 8(2001)。 7. 黃志力, 電路生產線上結合缺陷數與群聚指標Hotelling多變量管制圖, 交通大學工業工程研究所碩士論文, 2001。 8. 吳昭華, 電路生產線上結合缺陷數與缺陷群聚Hotelling多變量管制圖, 交通大學工業工程研究所碩士論文, 2000。 9. 梁瑞明, 資料群集處理技術在半導體良率預測上之應用, 元智大學工業工程研究所碩士論文, 2000。 10. 張哲彰, 以類神經網路為基礎發展製程管制程序監控具有群聚現象之產品缺點, 元智大學工業工程研究所碩士論文, 1999。 11. 趙豐昌, 利用類神經網路構建的積體電路良率預估模式, 交通大學工業工程與管理學系碩士論文, 1997。 12. 王永慶, 電路生產線上利用類神經網路方法修正缺陷群聚現象之管制圖, 交通大學工業工程研究所碩士論文, 1996。 13. 楊月美, 生產線上考慮缺陷群聚現象管制程序之研究, 交通大學工業工程與管理學系碩士論文, 1996。 14. 范秋玉, 群聚不良品的管制圖探討, 清華大學統計學研究所碩士論文, 1995。 15. 劉宗明, 電路生產線上利用群聚分析之修正缺點數管制圖, 交通大學工業工程研究所碩士論文, 1995。 16. 鄭春生, 品質管理, 育有圖書有限公司, 台北, 1995。 17. 曾乙弘, 積體電路生產線上考慮缺陷群聚現象的製程管制圖, 交通大學工業工程研究所碩士論文, 1994。 英文部分: 18. Albin, S. L. and D. J. Friedman, "Impact of Clustered Defect Distributions in IC

Fabrication, " Management Science, 35(9), 1066 - 0781 (1989). 19. Albin, S. L. and D. J. Friedman, " Clustered Defect in IC: Impact on Process Control Charts, " IEEE Transactions on Semiconductor Manufacturing, 14(1), 36 - 42 (1991). 20. Barnard, G. A., " Control Charts and Stochastic Processes, " Journal of Royal Statistical Society, 21, 239 - 271(1959). 21. Borrer, C. M., C. W. Champ, and S. E. Rigdon, " Poisson EWMA Control Charts, " Journal of Quality Technology, 30(4), 352 - 361(1998). 22. Brook, D. and D. A. Evans, " An Approach to the Probability Distribution of CUSUM Run Length, " Biometrika, 59(3), 539 - 549(1972). 23. Brush, G., G. Hoadley, and B. Saperstein, " Estimating Outgoing Quality Using the Quality Measurement Plan, " Technometrics, 32, 31 - 41(1990). 24. Champ C. W. and S. E. Rigdon, " A Comparison of the Markov Chain and the Integral Equation Approaches for Evaluating the Run Length Distribution of Quality Control Charts, " Communication in Statistics: Simulation and Computation, 20(1), 191 - 204(1991). 25. Chao, L. C. and L. I. Tong, " Novel Yield Model for Integrated Circuits with Clustered Defects, " Expert Systems with Applications, 34, 2334 - 2341(2008). 26. Chen, C. W., Paul. H. Randolph, and T. S. Liou, " Using CUSUM Control Schemes for Monitoring Quality Levels in Compound Poisson Production Environment: The Geometric Poisson Process, " Quality Engineering, 17, 207 - 217(2005). 27. Cunningham, J. A., " The Use and Evaluation of Yield Models Integrated Circuit Manufacturing, " IEEE Transactions on Semiconductor Manufacturing, 3(2), 60 - 71(1990). 28. Friedman, D. J., M. H. Hansen, V. N. Nair, and D. A. James, " Model-free Estimation of Defect Clustering in Integrated Circuit Fabrication, " IEEE Transactions on Semiconductor Manufacturing, 10(3), 344 - 359(1997). 29. Grant, E. W. and R. S. Leavenworth, Statistical Quality Control, McGraw Hill Book Co, New York, (1988). 30. Hsieh, K. L., L. I. Tong, and M. C. Wang, " The Application of Control Chart for Defects and Defect Clustering in IC Manufacturing Based on Fuzzy Theory, " Expert Systems with Applications, 32, 765 - 776 (2007). 31. Lucas, J. M. and M. S. Saccucci, " Exponentially Weighted Moving Average Control Schemes: Properties and Enhancements, " Technometrics, 32(1), 1 - 29 (1990). 32. Murphy, B. T., " Cost-size Optimum of Monolithic Integrated Circuits, " Proceeding of the IEEE, 52, 1537 - 1545(1964). 33. Peter, V. Z., Microchip Fabrication, McGraw-Hill, New York, (1996). 34. Petros, E. M. and P. Castagliola, " An EWMA Chart for Monitoring the Process Standard Deviation when Parameters are Estimated, " Computational Statistics and Data Analysis, 53, 2653 - 2664(2009). 35. Rainer Winkelmann, Econometric Analysis of Count Data, Germany, 2008 36. Seeds, R. B., " Yield and Cost Analysis of Bipolar LSI, " Presented at IEEE International Electron Meeting, Washington, D. C, (1967). 37. Stapper, C. H., " Defect Density Distribution for LSI Yield Calculations, " IEEE Transactions on Electron Devices (Correspondence), 20, 655 - 657 (1973). 38. Stapper, C. H., " The Effects of Wafer to Wafer Defect Density Variations on Integrated Circuit Defect and Fault Distributions, " IBM Journal of Research Development, 29(1), 87 - 97(1985). 39. Stapper, C. H., " Large Area Fault Clusters and Fault Tolerance in VLSI Circuits: A Review, " IBMJ. RES. DEVELOP, 33(2), 162 - 173(1989). 40. Stapper, C. H., " Small-Area Fault Clusters and Fault Tolerance in VLSI Circuits, " IBMJ. RES. DEVELOP., 33(2), 174 - 177(1989). 41. Stapper, C. H., " LSI Yield Modeling and Process Monitoring, " IBMJ. Res. Develop, 40(1/2), 112 - 118(2000). 42. Vargas, V. C., L. F. D. Lopes, and A. M. Souza, " Comparative Study of the Performance of the CuSum and EWMA Control Charts, " Computers and Industrial Engineering, 46, 707 - 724(2004).